

LIQUID CRYSTAL DISPLAY ELEMENT

Patent Number: JP2108025
Publication date: 1990-04-19
Inventor(s): NAKAMURA TSUNEO; others: 02
Applicant(s): SHARP CORP
Requested Patent: ☐ JP2108025
Application Number: JP19880262349 19881017
Priority Number(s):
IPC Classification: G02F1/1343; G02F1/136; G09F9/30
EC Classification:
Equivalents:

RECEIVED
APR 23 2002
10C 2800 MAIL ROOM

Abstract

PURPOSE: To suppress the deterioration of a liquid crystal layer caused by an applied voltage, and also, to prevent the generation of an uneven display by providing a pair of conductive films and an insulating film inserted between both conductive films on one of a picture element electrode and a counter electrode.

CONSTITUTION: The title element is provided with an active matrix substrate 20 being a picture element electrode substrate and a counter electrode substrate 30 which are provided opposingly by inserting and holding a liquid crystal layer 10 between them. Also, as for the substrate 20, a picture element electrode 22 is provided like a matrix on an insulating substrate 21 of light transmissivity, and the substrate 20 is constituted of a pair of conductive films 22a, 22c and an insulating film 22b inserted and held by both the conductive films 22a, 22c. Accordingly, when a DC component is contained in an AC voltage which is applied, the DC component is cut by the insulating films 22b, 32b of each electrode 22, 32, respectively, and the DC component is not applied to the liquid crystal layer 10. In such a way, the deterioration of the liquid crystal layer 10 is prevented, and a voltage between the electrodes 22, 32 is distributed uniformly extending over its whole surface by the conductive films 22c, 32c opposed to the liquid crystal layer 10.

Data supplied from the esp@cenet database - I2

BEST AVAILABLE

⑫ 公開特許公報(A)

平2-108025

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)4月19日

G 02 F 1/1343

5 0 0

7370-2H

G 09 F 1/136

3 3 8

7370-2H

G 09 F 9/30

6422-5C

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 液晶表示素子

⑯ 特 願 昭63-262349

⑰ 出 願 昭63(1988)10月17日

⑱ 発 明 者 中 村 恒 夫 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内⑲ 発 明 者 中 沢 清 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内⑳ 発 明 者 川 上 順 三 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

㉑ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉒ 代 理 人 弁理士 山本 秀策

明 細 書

1. 発明の名称

液晶表示素子

2. 特許請求の範囲

1. 絵素電極と対向電極とにより挟まれた液晶層が、両電極間に印加される電圧にて駆動される液晶表示素子であって、

前記絵素電極と対向電極の少なくとも一方が、一対の導電膜と両導電膜に挟まれた絶縁膜とを有する液晶表示素子。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、絵素電極と対向電極とにより挟まれた液晶層が両電極間に印加される電圧にて駆動される液晶表示素子に関し、特に、例えば各絵素電極が薄膜トランジスタで駆動されるアクティブマトリクス基板を有する液晶表示素子に関する。

(従来の技術)

静止画像、あるいは動画像により、大量の情報を高効率にて表示する表示装置として、液晶層を

用いた液晶表示装置が開発されている。該液晶表示装置には、絵素電極と対向電極とにより挟まれた液晶層が両電極間に印加される電圧にて駆動される液晶表示素子が使用される。液晶表示素子には、例えばアクティブマトリクス基板が用いられる。該アクティブマトリクス基板は、光透過性の絶縁性基板上にマトリクス状に配設された多数の光透過性の絵素電極が、それぞれ薄膜トランジスタ(TFT)により駆動される。該アクティブマトリクス基板には、適当な間隔をあけて、光透過性絶縁基板上に対向電極が配設された対向電極基板が配設される。そして、両者の間に、直接、液晶が封入されて、液晶表示素子が構成される。

液晶表示素子では、アクティブマトリクス基板の各絵素電極および対向電極基板の対向電極を絶縁膜で覆うことなく、両基板間に液晶を封入する構成と、アクティブマトリクス基板の絵素電極と対向電極基板の対向電極とをそれぞれ絶縁膜で覆って、両基板間に液晶を封入する構成の2種類がある。いずれの場合も、各絵素電極と対向電極間

BEST AVAILABLE COPY

に電圧が印加されることにより、液晶層における電圧印加部分の分子配列状態が変化し、所定の表示が形成される。

(発明が解決しようとする課題)

アクティブマトリクス基板の絵素電極および対向電極基板の対向電極それぞれが絶縁膜にて覆われていない液晶表示素子では、液晶層を駆動させるために絵素電極および対向電極間に印加される交流電圧にDC成分が含まれていればそのDC成分により、液晶は劣化される。

これに対し、アクティブマトリクス基板における絵素電極および対向電極基板における対向電極が絶縁膜で覆われていれば、両電極間に印加される交流電圧に含まれたDC成分による液晶層の劣化は抑制されるが、交流電圧が印加された両電極の対向領域内において、電圧分布が均一にならず、表示ムラが生じるおそれがある。

本発明は上記従来の問題を解決するものであり、その目的は、印加される電圧による液晶層の劣化を抑制することができ、しかも表示ムラの発生も

抑制し得る液晶表示素子を提供することにある。

(課題を解決するための手段)

本発明は、絵素電極と対向電極とにより挟まれた液晶層が、両電極間に印加される電圧にて駆動される液晶表示素子であって、前記絵素電極と対向電極の少なくとも一方が、一対の導電膜と両導電膜に挟まれた絶縁膜とを有しており、そのことにより上記目的が達成される。

(実施例)

以下に本発明を実施例について説明する。

本発明の液晶表示素子は、第1図に示すように、液晶層10を挟んで対向配設された絵素電極基板であるアクティブマトリクス基板20と対向電極基板30とを有する。アクティブマトリクス基板20は、光透過性の絶縁性基板21上に、多数の絵素電極22がマトリクス状に配設されている。各絵素電極22は、ITO(酸化インジウム)膜を用いた一対の導電膜22aおよび22cと両導電膜22aおよび22cに挟まれた絶縁膜22bとにより構成されている。各絵素電極22には、スイッチング素子としてTFT 23が

3

電気的に接続されている。各TFT 23は、絶縁性基板21上に相互に平行になるように配線された多数のゲート配線に電気的に接続されたゲート電極23aを有する。該ゲート電極23aは、アモルファスシリコン層23bにて覆われており、該アモルファスシリコン層23bには、ソース電極23cが電気的に接続されている。該ソース電極23cは、前記ゲート配線とは相互に直交するように配線された多数のソース配線に電気的に接続されている。また、アモルファスシリコン層23bには、ソース電極23cとは電気的に分離した状態でドレイン電極23dの一部が積層されており、該ドレイン電極23dには、アモルファスシリコン層23bとは積層状態になっていない部分に、絵素電極22における下側の導電膜22aの一部が積層されて、両者が電気的に接続されている。

該絶縁性基板21上に配設された各絵素電極22の絶縁膜22bは、 SiO_2 、 SiNx 等にて構成されており、該絶縁膜22bは、絶縁性基板21上の各TFT 23も覆っている。

4

他方、対向電極基板30は、光透過性の絶縁性基板31上に、ITO膜でなる一対の導電膜32aおよび32cと両導電膜32aおよび32cにて挟まれた絶縁膜32bとにより構成された対向電極32が設けられている。

そして、アクティブマトリクス基板20の絵素電極22配設側と対向電極基板30の対向電極32配設側とを適当な間隔をあけて対向するように、両基板20および30間にスペーサが介装され、その間隙内に液晶層10が封入されて、本発明の液晶表示素子が構成されている。

このような構成の液晶表示素子におけるアクティブマトリクス基板20の各絵素電極22は、まず、絶縁性基板21上にEB蒸着法、スパッタ法等により1000Åの厚さに積層されたITO膜を、フォトリソグラフィ法によりパターニングして導電膜22aが形成される。そして、該導電膜22aを覆うように、スパッタ法等にて SiO_2 、 SiNx 等の絶縁膜を、2000Åの厚さに積層し、必要に応じて所定形状にパターニングすることにより絶縁膜22bが形成され、

5

BEST AVAILABLE COPY

その後、再度、1000Åの厚さにITO膜を積層して必要に応じてパターニングすることにより、導電膜22cが形成される。これにより、アクティブマトリクス基板20の各絵素電極22が形成される。

同様にして、絶縁性基板31上に、1000Åの厚さのITO膜でなる導電膜32a、2000Åの厚さの絶縁膜32b、1000Åの厚さのITO膜でなる導電膜32cを順次積層して対向電極32が形成される。そして、アクティブマトリクス基板20と対向電極基板30とを5μm程度の間隔を有するように貼り合わせ、両者の間隙内に液晶を封入することにより、本発明の液晶表示素子が製造される。

このような液晶表示素子では、アクティブマトリクス基板20の各絵素電極22と対向電極基板30の対向電極32との間に印加される交流電圧により、両電極間の液晶層10部分が駆動される。

この場合、絵素電極22と対向電極32との間に印加される交流電圧にDC成分が含まれている場合には、該DC成分は、各電極22および32の絶縁膜22bおよび32bにてそれぞれカットされるため、液晶

層10にはDC成分は印加されず、該液晶層10の劣化が防止される。しかも、各電極22および32間の電圧は液晶層10に対向する導電膜22cと32cとにより、その表面全体にわたって均一に分布され、各電極間の電圧印加領域内において電圧分布ムラが生じるおそれがない。

なお、上記実施例では、絵素電極22と対向電極32の両者を、一對の導電膜と両導電膜にて挟まれた絶縁膜とにより構成したが、このような構成に限らず、絵素電極あるいは対向電極のいずれか一方のみを、一對の導電膜と両導電膜にて挟まれた絶縁膜とにより構成してもよい。

(発明の効果)

本発明の液晶表示素子は、このように、液晶層を駆動する絵素電極と対向電極の少なくとも一方を、一對の導電膜と両導電膜にて挟まれた絶縁膜とにより構成しているため、液晶層を駆動する際の交流電圧印加時に、DC成分が液晶層に印加されず、液晶層の劣化が防止される。しかも、両電極による液晶層への電圧の印加時には、各電極全体

7

8

にわたって均一な電圧分布となるため、両電極にて駆動される液晶層の絵素には電圧ムラが発生せず、表示ムラのない鮮明な表示が得られる。

4. 図面の簡単な説明

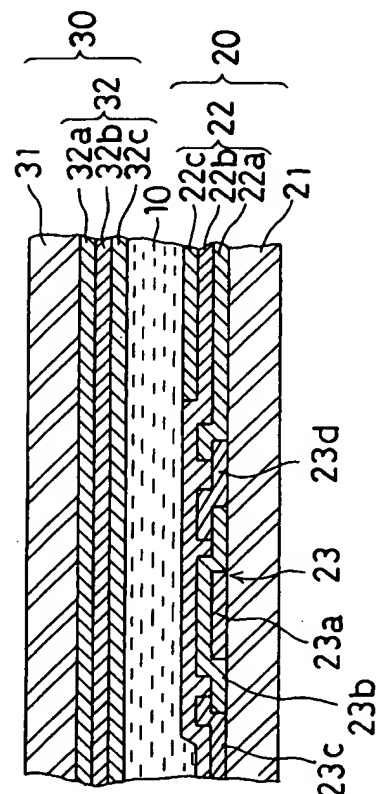
第1図は本発明の液晶表示素子の一例を示す要部断面図である。

10…液晶層、20…アクティブマトリクス基板、21…絶縁性基板、22…絵素電極、22a、22c…導電膜、22b…絶縁膜、23…TFT、30…対向電極基板、31…絶縁性基板、32…対向電極、32a、32c…導電膜、32b…絶縁膜。

以 上

出願人 シャープ株式会社
代理人 弁理士 山本秀策

図 1



9